# Simulación en Xilinx.

# Comentar la parte del divisor de frecuencia en el archivo vhd de la implementación.

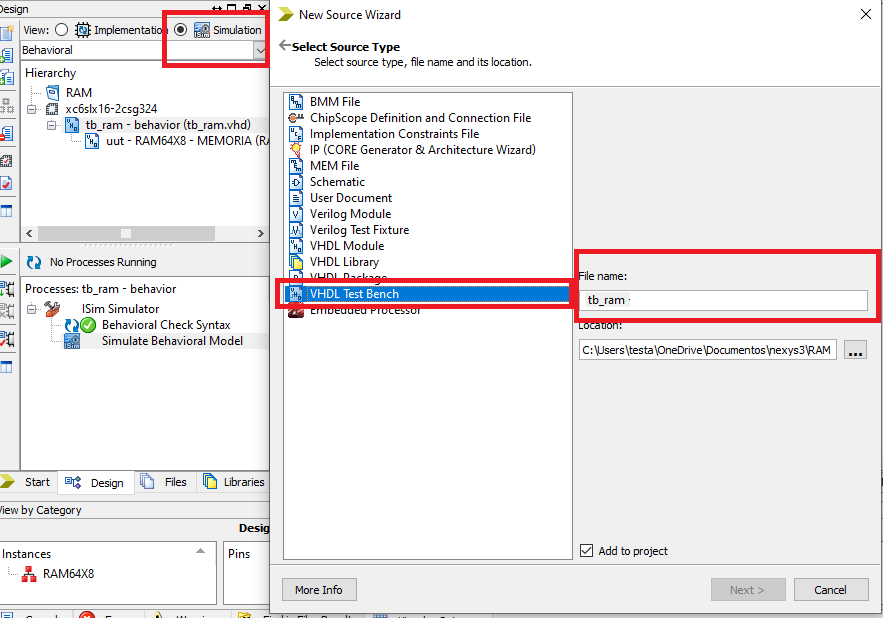
Texto

Descripción generada automáticamente

Texto

Descripción generada automáticamente

1.- En la opción View seleccionar “**Simulation**” y crear un archivo **VHDL Test Bench**, colocar un nombre y dar siguiente.



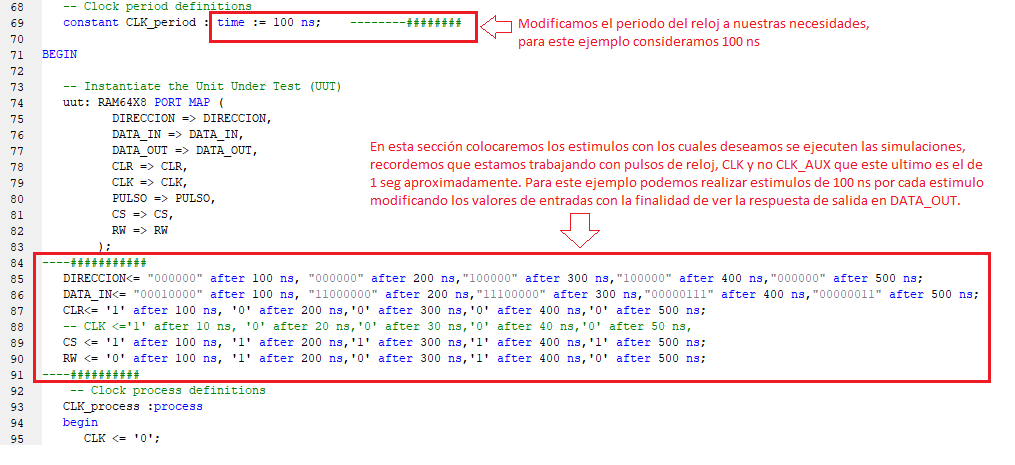
Nos aparecerá un archivo VHD similar al de la compilación de nuestro circuito.

Texto

Descripción generada automáticamente

Texto

Descripción generada automáticamente



Texto

Descripción generada automáticamente

3.- Una vez hayamos hecho los cambios necesarios con doble clic izquierdo podemos verificar la sintaxis de nuestro Test bench.

Interfaz de usuario gráfica, Texto, Aplicación

Descripción generada automáticamente

4.- Al dar doble click en SBM. Nos abrirá la ventana de nuestra simulación.

Interfaz de usuario gráfica, Texto

Descripción generada automáticamente

Texto

Descripción generada automáticamente

5.- Finalmente podemos ver la herramienta de Isim de xilinx como se muestra a continuación.

Captura de pantalla de computadora

Descripción generada automáticamente

EJEMPLO 2.

Registro con variable

Texto

Descripción generada automáticamente con confianza media

Simulación

Texto

Descripción generada automáticamente

Interfaz de usuario gráfica, Texto, Aplicación, Correo electrónico

Descripción generada automáticamente

